

RESPOSTA DINÂMICA DO CIRCUITO LIMITADOR DE CORRENTE
E DO CIRCUITO DE CORTE DO CONTROLADOR PWM 3524

CRF/MON - 005/86

Carlos Roberto Fragnito *, §
B. J. Mass*

(Setembro de 1986)

Resumo - Neste relatório são descritas as características de dois circuitos adicionais do controlador PWM monolítico 3524: o circuito limitador de corrente e o circuito de corte. São apresentados detalhes internos, bem como resultados de testes estáticos e dinâmicos realizados.

ABSTRACT - This report describes characteristics of two additional circuits of the 3524 monolithic PWM Controller: the current limit amplifier and the shutdown circuit. Internal details are presented as well as results of static and dynamic tests performed.

* Dept. de Eletricidade, Escola de Engenharia de São Carlos, Universidade de São Paulo, CP 359,13560, São Carlos, SP.

§ Aluno de Graduação

0803159



1. Introdução

O regulador PWM 3524 possui dois importantes circuitos adicionais, o circuito limitador de corrente e o circuito de corte. Estes dois circuitos podem ser utilizados como proteção ou algum tipo de controle adicional ao 3524.

A saída destes dois circuitos compartilha um nó comum com a saída do amplificador de erro e a entrada inversora do comparador. Desse modo, pode-se explicar o funcionamento destes dois circuitos basicamente como: quando ativados, acrescentam uma baixa impedância do pino 9 em relação ao terra, diminuindo drasticamente o ganho do amplificador de erro e fazendo com que o nível de tensão no pino 9 caia a 0 V. Assim, a saída do comparador irá para nível alto, cortando os dois transistores de saída.

2. Circuito do Limitador de Corrente

O circuito esquemático do limitador de corrente está mostrado na figura 2.1. Ele é composto basicamente por dois transistores NPN e uma fonte de corrente constante.

O funcionamento deste circuito pode ser explicado do seguinte modo⁽²⁾: desprezando a corrente de base de T_2 e a queda de tensão através de R_1 , temos que a tensão diferencial da entrada é dada por

$$v_d = v_4 - v_5 = -v_{beT_2} + I_o \cdot R_2 + v_{beT_1} \quad (2.1)$$

onde I_o é a corrente fornecida pela fonte de corrente.

Construindo os dois transistores (T_1 e T_2) de modo que suas tensões base-emissor no estado de condução sejam casadas, temos que a condição para que os dois transistores conduzam é dada por:

$$v_d = I_o \cdot R_2 \quad (2.2)$$

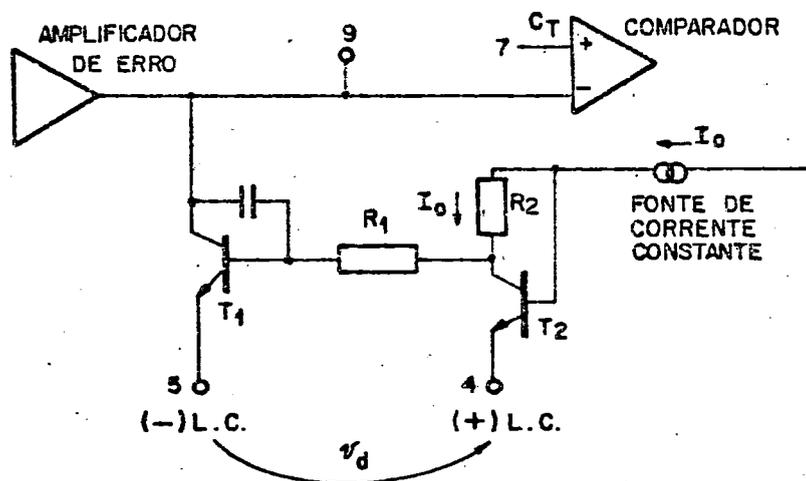


FIGURA 2.1 - Circuito Esquemático do Limitador de Corrente

Assim, quando a tensão diferencial entre as entradas do limitador de corrente alcançar o valor dado pela equação (2.2), os transistores T_1 e T_2 serão levados à saturação, o que equivale a acrescentar uma baixa impedância à saída do amplificador de erro. Como o ganho de tensão do amplificador de erro é dado por

$$A_v = 0,002 \cdot R_L \quad (2.3)$$

esse ganho de tensão será diminuído e o nível de tensão no pino 9 irá cair. Quando o valor da tensão no pino 9 (entrada inversora do comparador) cair abaixo do valor mínimo de tensão da rampa (onda dente de serra), o fator de trabalho da saída cairá a 0 (transistores de saída cortador).

Portanto, utilizando o limitador de corrente para sensoriar a tensão em algum ponto de um circuito contendo o regulador 3524, podemos prover esse circuito com uma proteção contra excesso de corrente ou algum outro tipo de controle.

3. Teste Estático do Limitador de Corrente

Para realizar o teste estático no limitador de corrente foi montado o circuito mostrado na figura 3.1.(a).O teste constitui em medir a tensão de saída do limitador de corrente (pino 9) e o fator de trabalho em uma das saídas para diferentes tensões diferenciais de entrada.

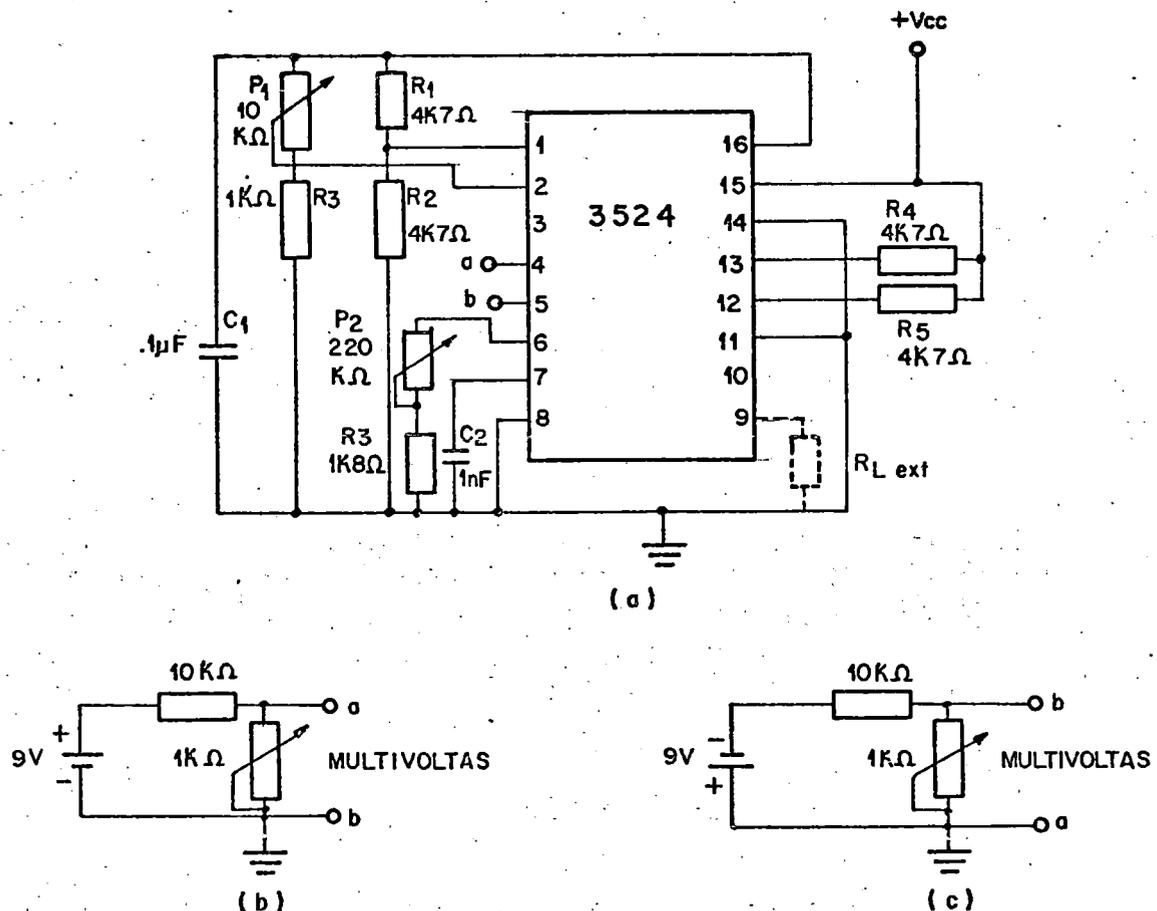


FIGURA 3.1. - Teste Estático do Limitador de Corrente

(a) Esquema geral do circuito

(b) Divisor resistivo para tensões positivas

(c) Divisor resistivo para tensões negativas

O teste consistiu no seguinte: polarizando inicialmente o amplificador de erro para máximo fator de tra

balho na saída (tensão no pino 9 colocada no valor máximo) através do potenciômetro P_1 , foram aplicadas tensões positivas no pino 4, na faixa de 0 a 260 mV, com o pino 5 aterrado (foi utilizado o divisor resistivo mostrado na figura 3.1.(b)). A seguir foi realizado outro teste, desta vez com o pino 4 aterrado e aplicando tensões negativas ao pino 5 (através do divisor resistivo mostrado na figura 3.1.(c)). Nestes divisores, foi utilizada uma bateria DC para evitar a presença de "ripple".

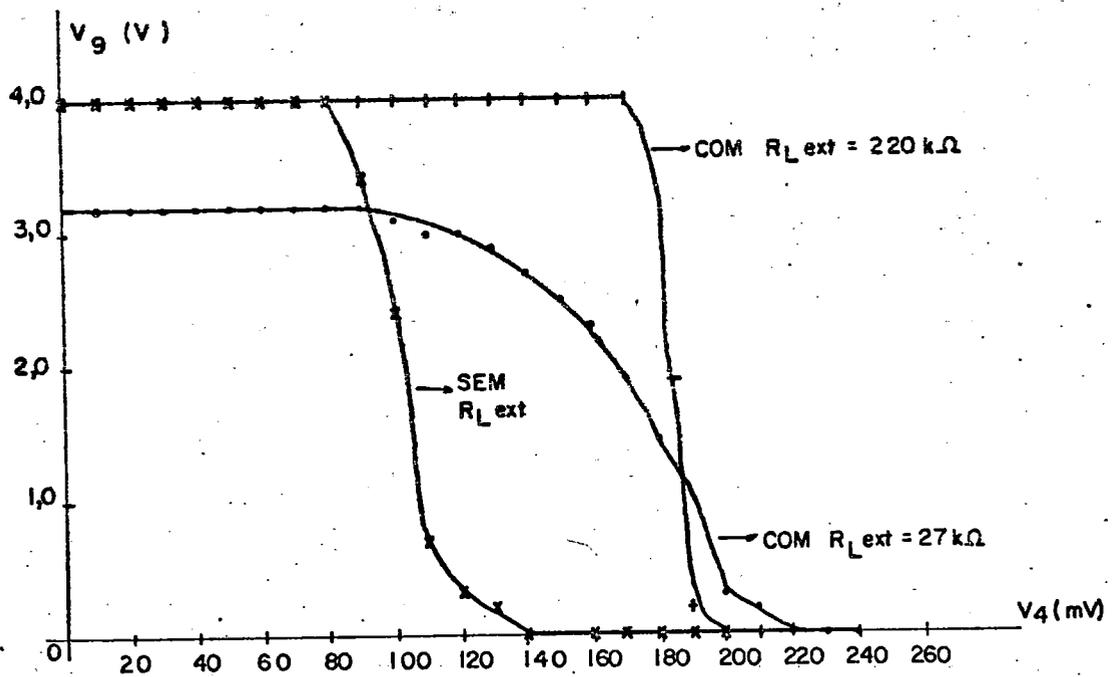
Os testes foram realizados para 3 condições: sem resistor de carga externos no pino 9 e com resistores de carga externos ($R_{L \text{ ext}}$) de valores 220 k Ω e 27 k Ω .

Os resultados dos testes estáticos para o limitador de corrente estão mostrados nas figuras 3.2 e 3.3. As condições de testes foram $V_{cc} = 10V$ e $f_{osc} = 20kHz$.

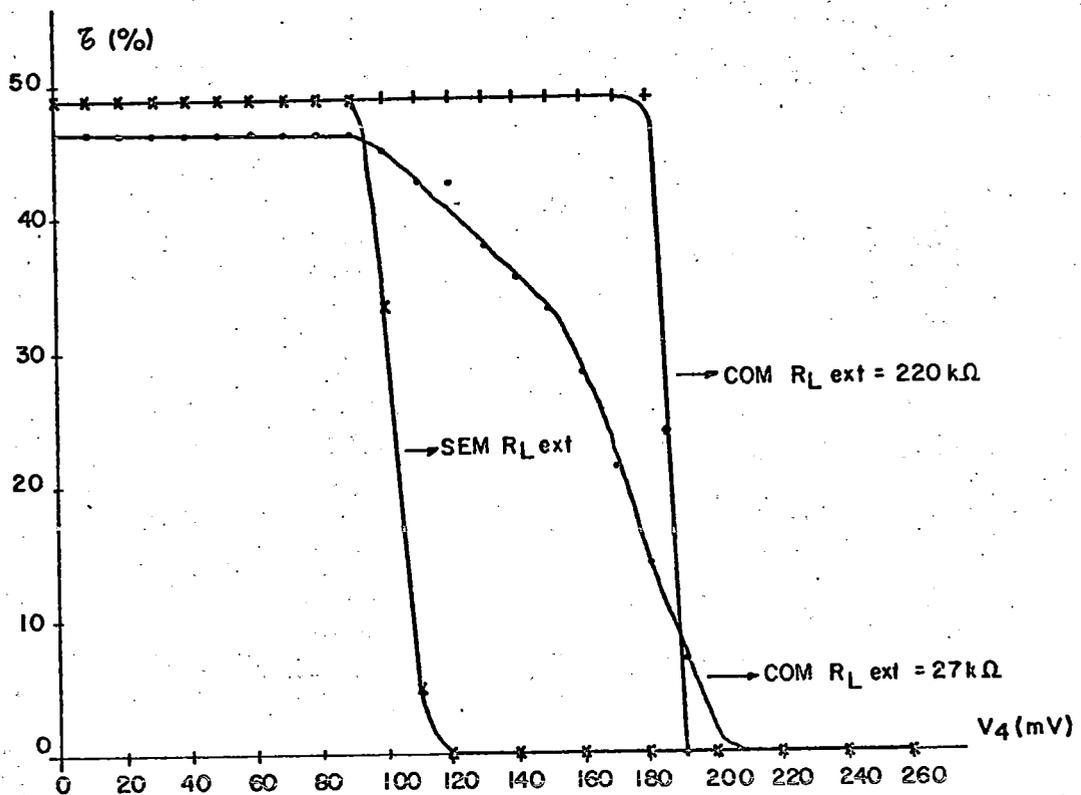
4. Teste Dinâmico do Limitador de Corrente

O teste dinâmico do limitador de corrente consistiu em aplicar às suas entradas (inversora e não inversora) uma onda quadrada, verificando a forma de onda resultante em sua saída (pino 9) e a forma de onda resultante no coletor de um dos transistores de saída (pino 12), com o amplificador de erro inicialmente polarizado para máximo fator de trabalho na saída.

O circuito utilizado para os testes é o mesmo mostrado na figura 3.1.(a). Porém, desta vez os pinos 4 e 5 (anotados na figura 3.1.(a) com a e b, respectivamente) foram ligados conforme mostrado na figura 4.1. A figura 4.1.(a) refere-se ao teste com o pino 5 aterrado e com a aplicação de uma onda quadrada com a amplitude de 300 mV e frequência 6,25 kHz ao pino 4. A figura 4.1.(b) refere-se ao teste com o pino 4 aterrado e com a aplicação da mesma onda quadrada ao pino 5.



(a)



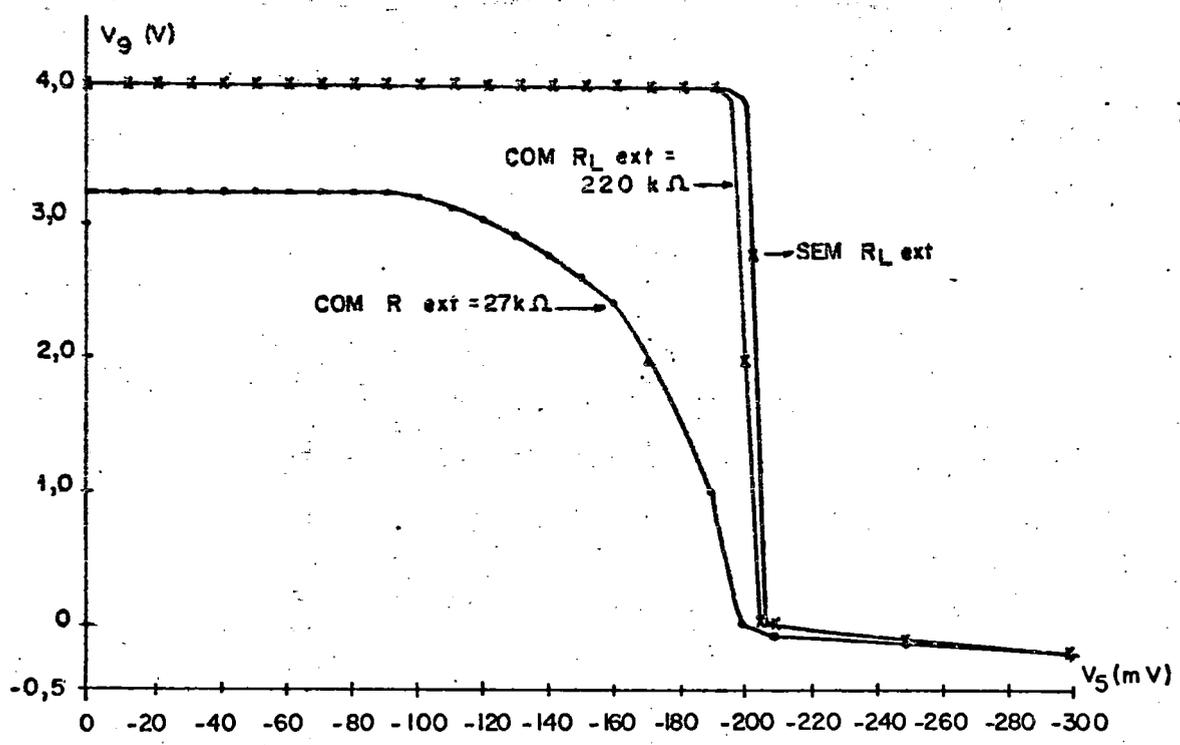
(b)

FIGURA 3.2. Teste Estático do Limitador de Corrente

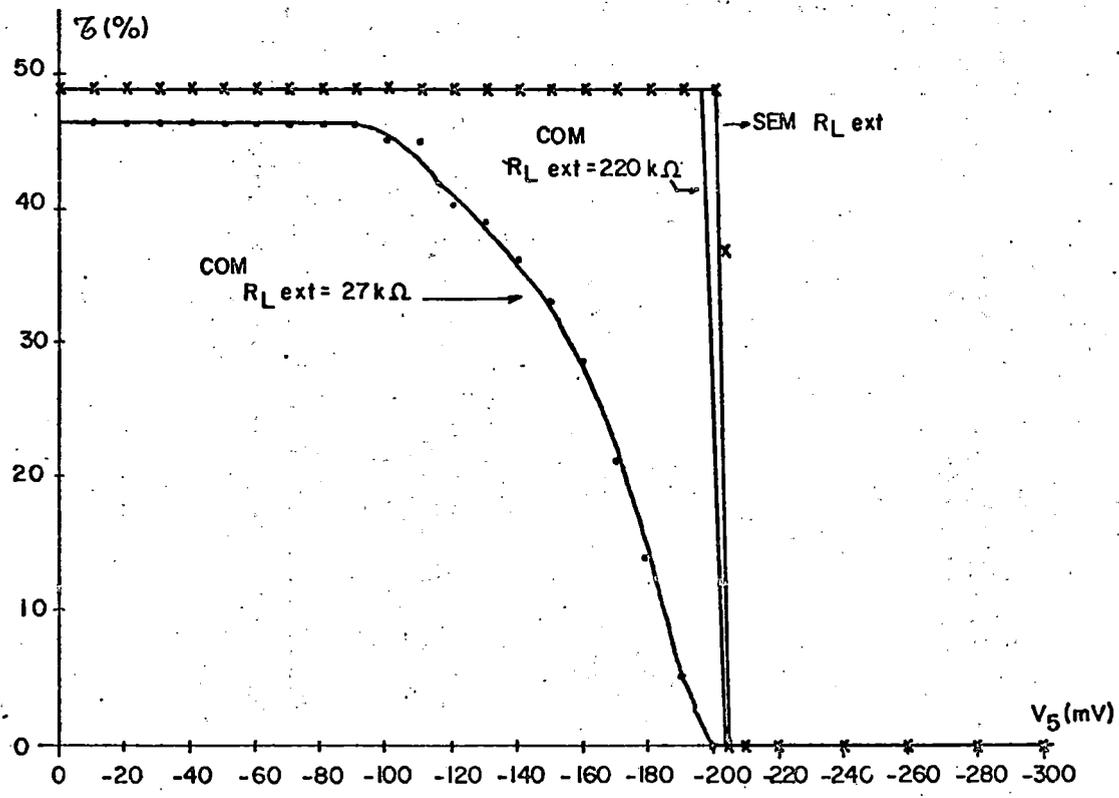
(pino 5 = entrada inversora do L.C. - aterrado)

(a) Tensão de saída em função da tensão do pino 4

(b) Fator de trabalho em função da tensão do pino 4



(a)



(b)

FIGURA 3.3. Teste Estático do Limitador de Corrente com Pino 4 aterrado (entrada não inversora do L.C.)
(a) Tensão de Saída em função da Tensão no pino 5
(b) Fator de Trabalho em Função da Tensão no pino 5

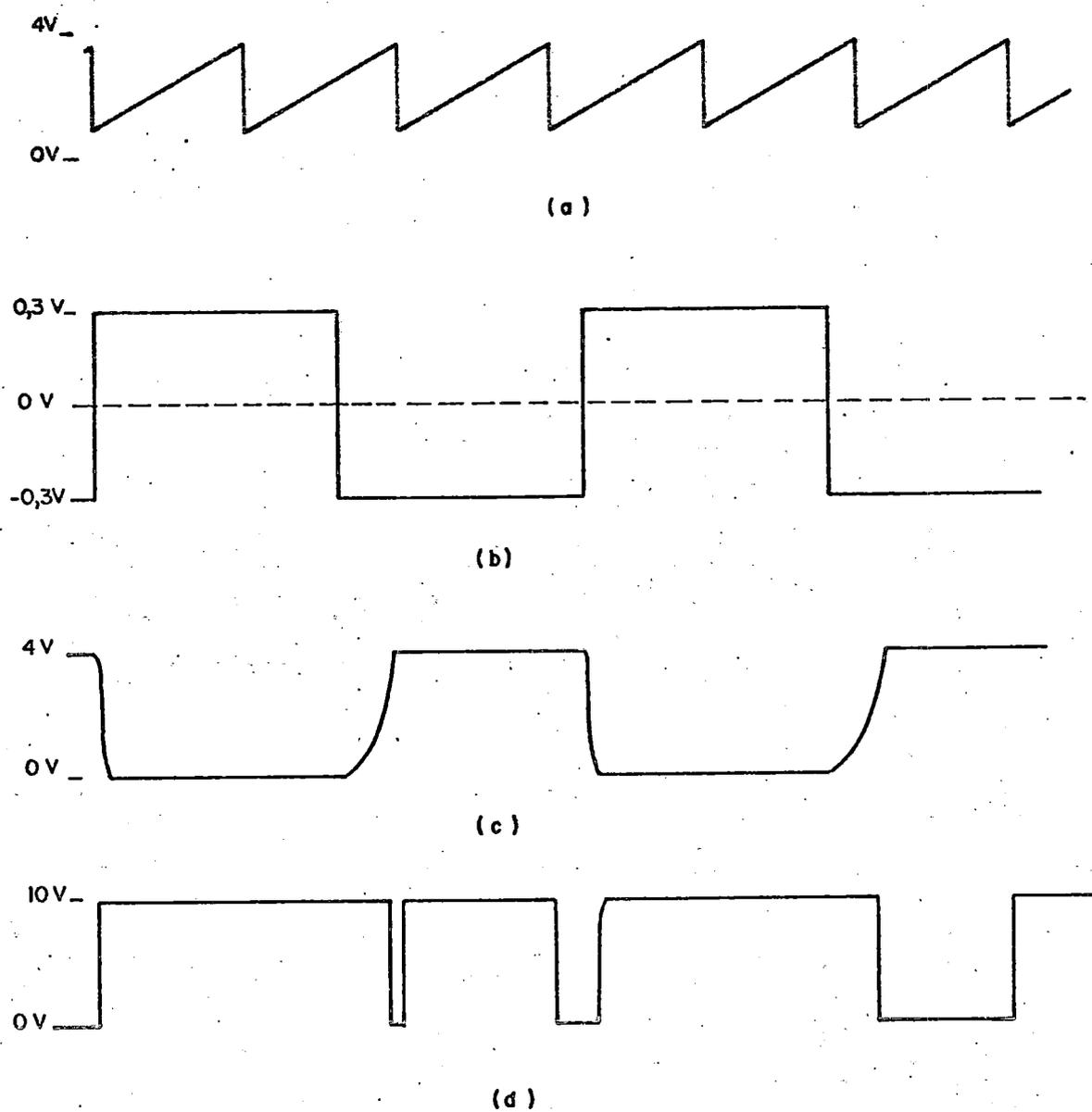


FIGURA 4.2. Teste dinâmico do limitador de corrente com pino 5 aterrado (entrada inversora)

- (a) onda dente de serra (pino 7)
- (b) entrada não inversora do limitador de corrente (pino 4)
- (c) entrada inversora do comparador (pino 9)
- (d) coletor do transistor de saída (pino 12)

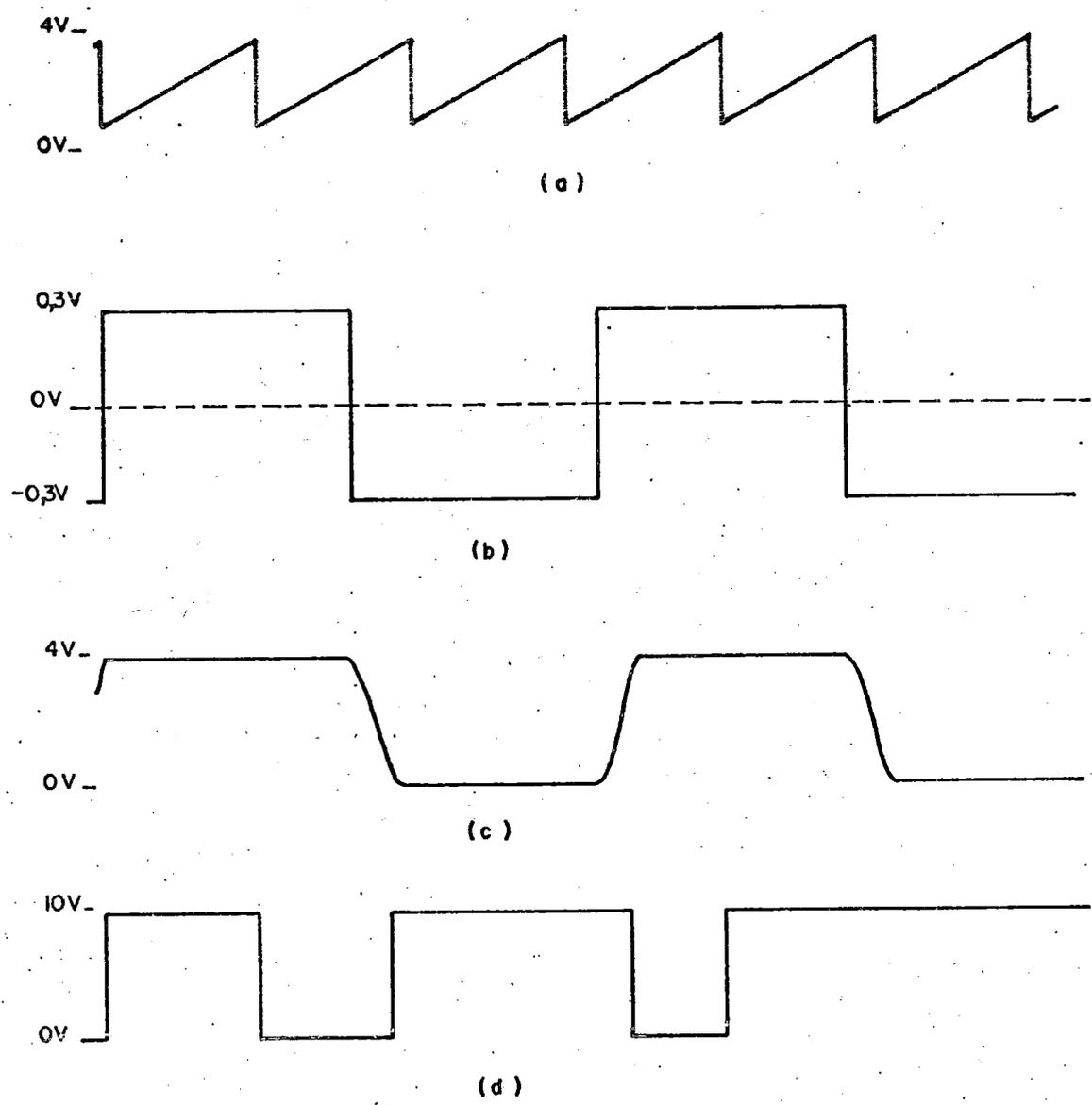


FIGURA 4.3. Teste dinâmico do Limitador de Corrente com pino 4 aterrado (entrada não inversora)
(a) onda dente de serra
(b) entrada inversora do limitador de corrente (pino 5)
(c) entrada inversora do comparador (pino 9)
(d) coletor do transistor de saída (pino 12)
(escala de tempo: 2µs/mm)

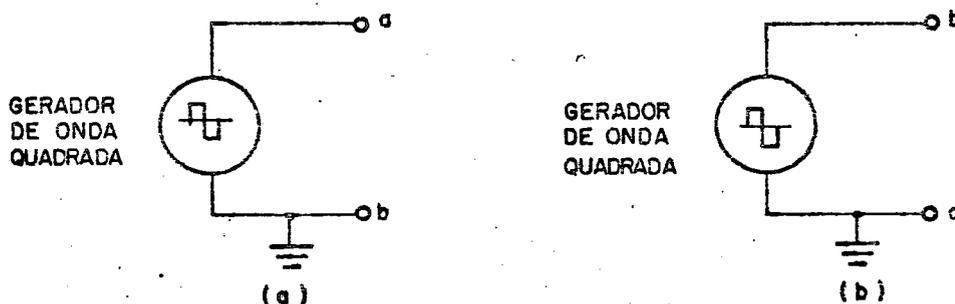


FIGURA 4.1. Teste Dinâmico do Limitador de Corrente
(a) pino 5 aterrado; (b) pino 4 aterrado

Foi escolhida uma amplitude de 300 mV para a onda quadrada pois esta é suficiente para superar o limiar de 200 mV e ativar o circuito limitador de corrente. A frequência de 6,25 kHz foi escolhida para facilitar a visualização das formas de onda no osciloscópio e adequar o instante no qual o limitador de corrente é ativado a um ciclo de condução de um dos transistores de saída.

As condições de teste foram $V_{cc} = 10V$ e $f_{osc} = 20$ kHz. As formas de onda resultantes estão mostradas nas figuras 4.2 e 4.3, para os dois casos de teste citados acima. Nestas figuras são mostradas as seguintes formas de onda: onda dente de serra (do oscilador); tensão de entrada (pino 4 ou 5), tensão na saída do limitador de corrente (pino 9) e tensão no coletor de um dos transistores de saída.

5. Circuito de Corte

O regulador 3524 possui outro circuito que pode ser utilizado como proteção ou para algum controle externo: o circuito de corte.

O esquema elétrico do circuito de corte do regulador 3524 é mostrado na figura 5.1. como se pode ver, ele é composto basicamente por um transistor NPN.

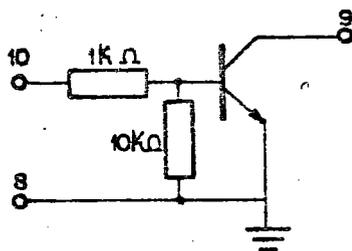


FIGURA 5.1. Circuito de corte do regulador PWM 3524

O transistor está ligado na configuração emissor comum. O resistor de $1k\Omega$ entre o terminal de entrada externo (pino 10) e a base do transistor tem a função de limitar a corrente de base para tensões de entradas altas.

O circuito funciona do seguinte modo: quando é aplicada uma tensão, na entrada, suficiente para levar este transistor ao estado de condução (e, possivelmente, à saturação), tem-se, entre o pino 9 e o terra uma impedância de baixo valor. Desse modo, os transistores de saída são bloqueados por um processo análogo aquele descrito no ítem 2 deste relatório.

6. Teste Estático do Circuito de Corte

Para realizar o teste estático no circuito de corte foi montado o circuito mostrado na figura 6.1. O teste consistiu em verificar o valor da tensão na saída do circuito de corte (pino 9) e do fator de trabalho na saída em função da tensão aplicada à entrada do circuito de corte.

O amplificador de erro foi inicialmente polarizado para máximo fator de trabalho na saída, através do potenciômetro P_1 . A tensão aplicada na entrada do circuito de corte foi obtido de uma bateria DC (para evitar a presença de "ripple") através de um divisor resistivo. O potenciômetro P_3 utilizado foi do tipo multi-voltas, para facilitar o ajuste.

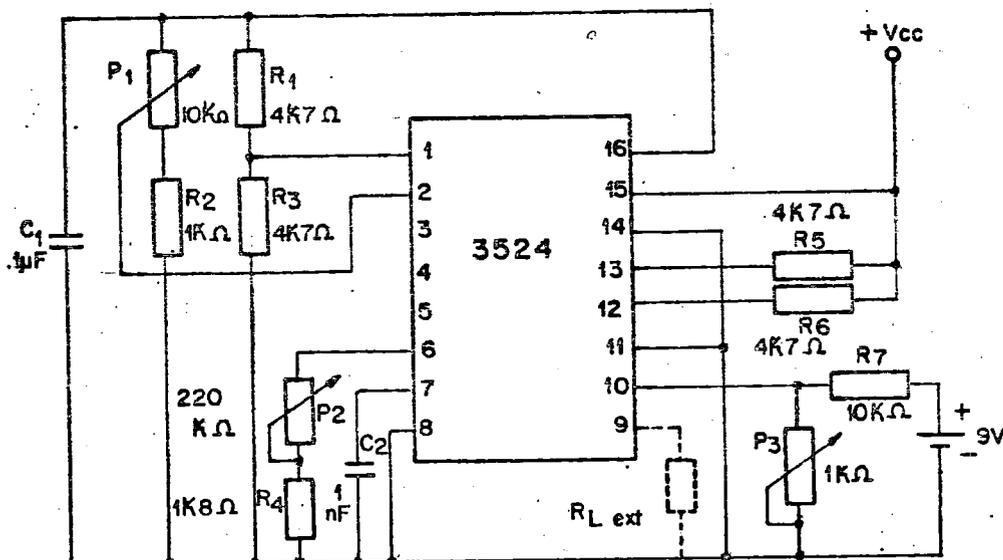


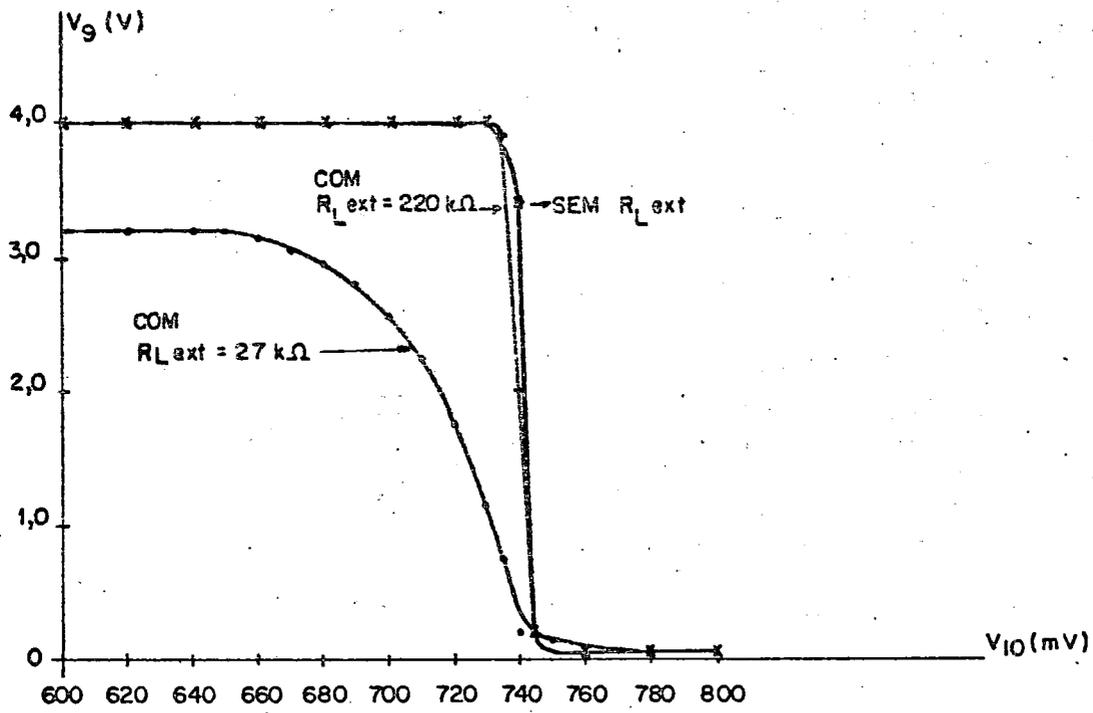
FIGURA 6.1. Circuito utilizado para realizar o teste estático no circuito de corte

Foram realizadas medidas para 3 condições: sem resistor de carga externo (do pino 9 ao terra) e com resistor de carga externo ($R_{L \text{ ext}}$) de $27k\Omega$ e $220k\Omega$. Os resultados estão mostrados na figura 6.2.

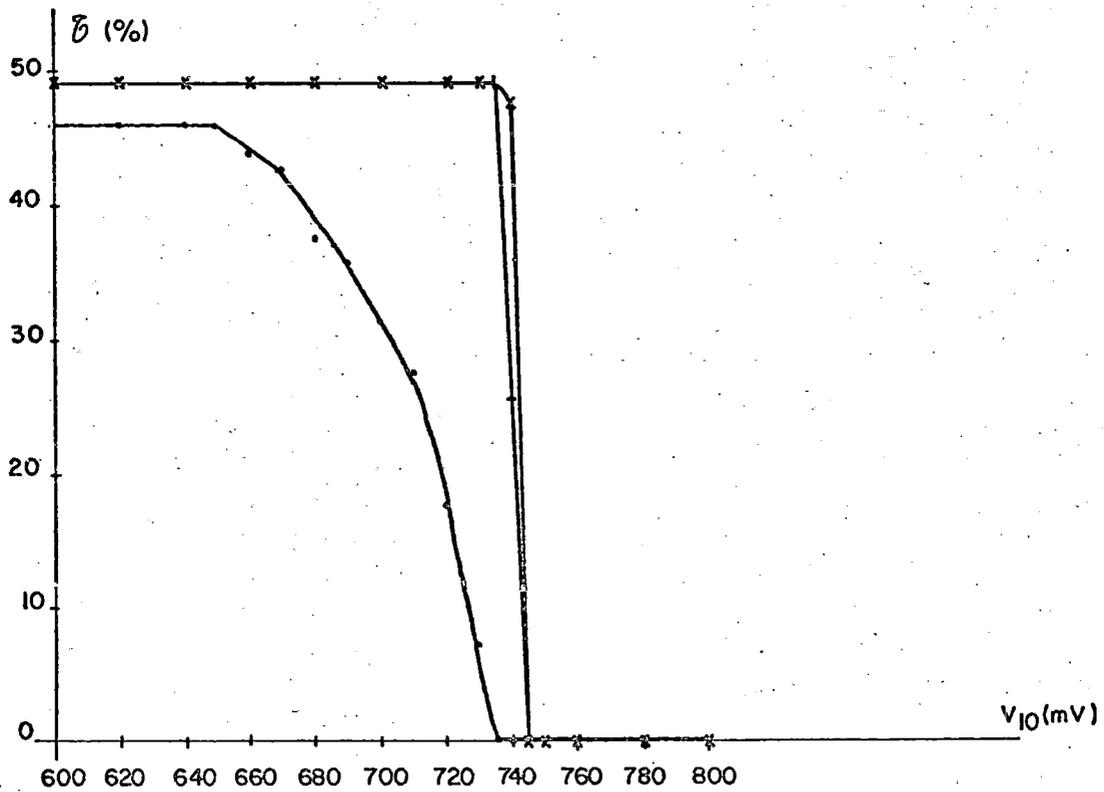
7. Teste Dinâmico do Circuito de Corte

Da mesma forma que para o limitador de corrente, foi realizado um teste dinâmico para o circuito de corte do 3524.

O teste consistiu em aplicar uma onda quadrada de amplitude $0,8V$ e frequência $6,25 \text{ kHz}$ à entrada do circuito. Foi utilizado o mesmo circuito mostrado na figura 6.1., somente que agora o pino 10 era ligado à saída de um gerador de onda quadrada,



(a)



(b)

FIGURA 6.2. Teste Estático do Circuito de Corte

(a) Tensão de coletor em função da tensão de entrada

(b) Fator de trabalho em função da tensão de entrada

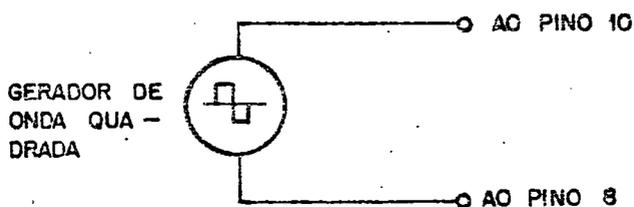


FIGURA 7.1. Ligações para o teste dinâmico do circuito de corte

A amplitude de 0,8 V escolhida é suficiente para levar o transistor ao estado de condução, ativando o circuito de corte. As condições de teste foram: $V_{ec} = 10V$, $f_{osc} = 20$ kHz. Não foi utilizado resistor de carga externo do pino 9 ao terra.

As formas de onda na entrada do circuito de corte (pino 10), na saída do mesmo (pino 9) e no coletor de um dos transistores de saída, além da onda dente de serra do oscilador (para efeito de comparação) estão mostradas na figura 7.2.

8. CONCLUSÕES

O teste estático do limitador de corrente mostra que o circuito bloqueia os transistores de saída (fator de trabalho cai a zero) quando a tensão diferencial entre suas entradas for da ordem de 200 mV, aproximadamente (tensão na entrada não inversora menos a tensão na entrada inversora). Isso concorda com as especificações dos manuais de fabricantes (1), (2). Este teste mostrou também que a transição de tensão na saída do mesmo depende da impedância deste ponto em relação ao terra. Para altas impedâncias, como $5M\Omega$ (interna) e 220 k Ω (externa) a transição do nível de tensão de 4V para o nível de 0V é bem abrupta. Para uma impedância de 27 k Ω , a transição mostrou-se bem mais suave.

O teste dinâmico do limitador de corrente mostrou que este circuito é lento, pois os tempos de subida e descida das transições dos níveis de tensões 0-4V em sua saí

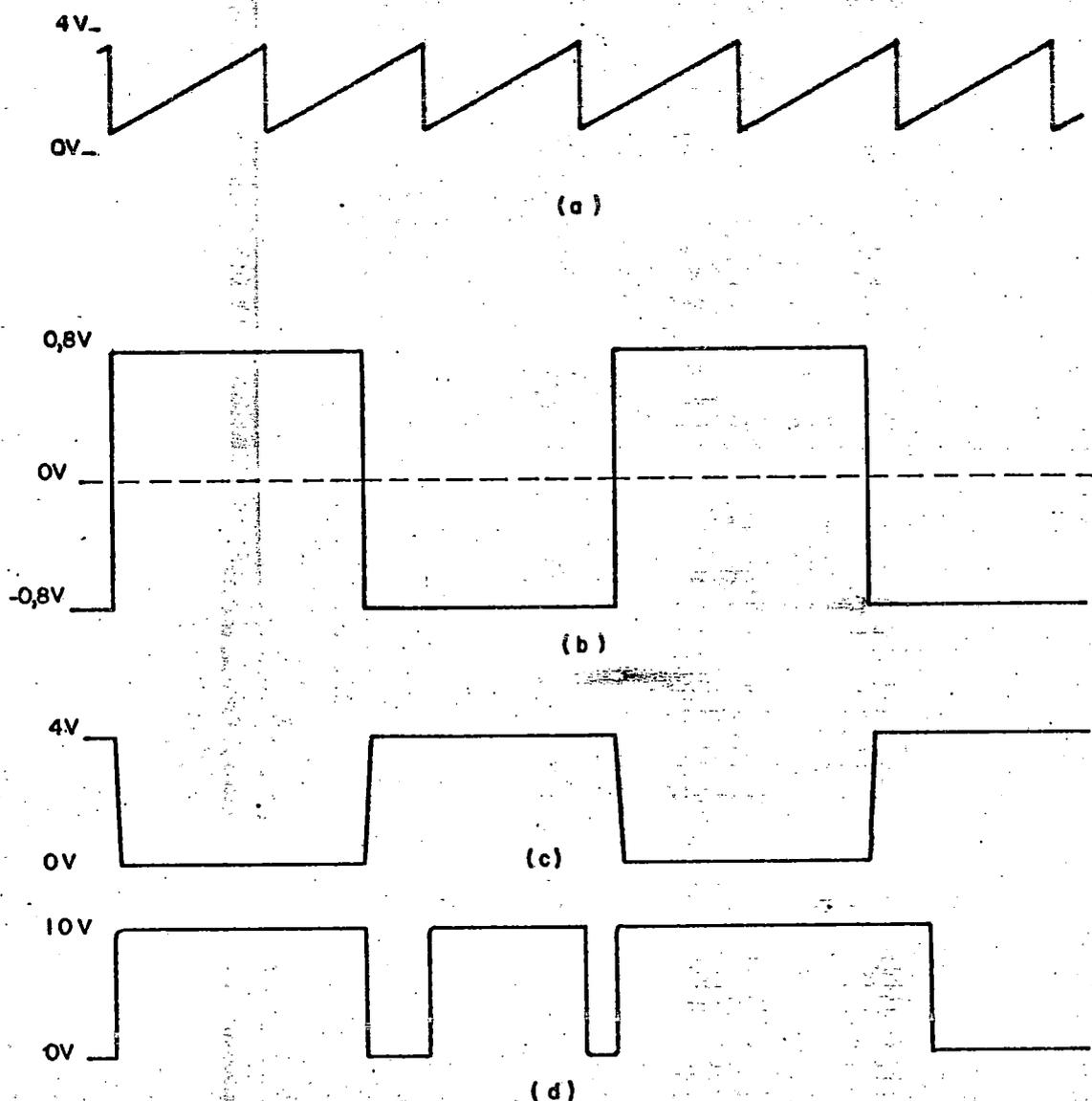


FIGURA 7.2. Teste dinâmico do circuito de corte

(a) onda dente de serra

(b) entrada do circuito de corte (pino 10)

(c) entrada inversora do comparador (pino 9)

(d) coletor do transistor de saída (pino 12)

(escala de tempo: 2 μ s/mm)

da revelaram-se da ordem de $10\mu s$. A forma de onda nos transistores de saída, no entanto, permaneceu bem rápida, pois esta não acompanhava os tempos de subida e descida da anterior. A transição de estado na saída ocorria quando a tensão do pino 9 caía abaixo do mínimo valor de tensão da rampa.

O teste estático do circuito de corte mostrou que o circuito bloqueia os transistores de saída (fator de trabalho cai a zero) quando a tensão em sua entrada atinge $0,74 V$, aproximadamente. Novamente, foi observado que a transição entre os níveis de tensão $4V$ e $0V$ na saída destes circuitos (pino 9) depende do valor da impedância deste ponto em relação ao terra. Para altas impedâncias ($5M\Omega$ e $220k\Omega$) a transição é rápida e para baixas impedâncias ($27k\Omega$) a transição já é mais lenta.

Quanto ao teste dinâmico do circuito de corte, este mostrou que o circuito de corte é bem mais rápido que o circuito limitador de corrente, com tempos de subida e descida da ordem de μs .

9. Referências

- (1) SPENCER, J.D. e PIPPENGER, D.E. - The Voltage Regulator Handbook. Dallas, TX, EUA, Texas Instruments, 1977, 178p.
- (2) SIGNETICS - Analog Data Manual. Califórnia, EUA, Signetics Corporation, 1981.