

LIVRO DE RESUMOS



DÉCIMA PRIMEIRA SEMANA DA
GRADUAÇÃO E PÓS-GRADUAÇÃO DO
INSTITUTO DE FÍSICA DE SÃO CARLOS - USP

2021



**Universidade de São Paulo
Instituto de Física de São Carlos**

**XI Semana Integrada do Instituto de
Física de São Carlos**

Livro de Resumos

**São Carlos
2021**

Semana Integrada do Instituto de Física de São Carlos

SIFSC 11

Coordenadores

Prof. Dr. Vanderlei Salvador Bagnato

Diretor do Instituto de Física de São Carlos – Universidade de São Paulo

Prof. Dr. Luiz Vitor de Souza Filho

Presidente da Comissão de Pós Graduação do Instituto de Física de São Carlos – Universidade de São Paulo

Prof. Dr. Luís Gustavo Marcassa

Presidente da Comissão de Graduação do Instituto de Física de São Carlos – Universidade de São Paulo

Comissão Organizadora

Arthur Deponte Zutião

Artur Barbedo

Beatriz Kimie de Souza Ito

Beatriz Souza Castro

Carolina Salgado do Nascimento

Edgard Macena Cabral

Fernando Camargo Soares

Gabriel dos Reis Trindade

Gabriel dos Santos Araujo Pinto

Gabriel Henrique Armando Jorge

Giovanna Costa Villefort

Inara Yasmin Donda Acosta

Humberto Ribeiro de Souza

João Hiroyuki de Melo Inagaki

Kelly Naomi Matsui

Leonardo da Cruz Rea

Letícia Cerqueira Vasconcelos

Natália Carvalho Santos

Nickolas Pietro Donato Cerioni

Vinícius Pereira Pinto

Normalização e revisão – SBI/IFSC

Ana Mara Marques da Cunha Prado

Maria Cristina Cavarette Dziabas

Maria Neusa de Aguiar Azevedo

Sabrina di Salvo Mastrandionio

Ficha catalográfica elaborada pelo Serviço de Informação do IFSC

Semana Integrada do Instituto de Física de São Carlos

(11: 06 set. - 10 set. : 2021: São Carlos, SP.)

Livro de resumos da XI Semana Integrada do Instituto de Física de São Carlos/ Organizado por João H. Melo Inagaki [et al.]. São Carlos: IFSC, 2021.

412 p.

Texto em português.

1. Física. I. Inagaki, João H. de Melo, org. II. Título

ISBN 978-65-993449-3-0

CDD 530

PG40

FlowMR: um protótipo baseado no modelo a fluxo de dados dinâmico, escalável, implementado em um cluster de FPGAs de baixo custo

SILVA JUNIOR, J. T.¹; MATIAS, P.²; RUGGIERO, C. A.¹

jtsjunior@gmail.com

¹Instituto de Física de São Carlos - USP

²Universidade Federal de São Carlos - UFSCar

Desde os primórdios da computação eletrônica como conhecemos, a única estratégia aplicada para ganho em desempenho se baseou na predição empírica obtida a partir de uma extrapolação da *Lei de Moore*. De acordo com essa hipótese, com a evolução da tecnologia, seria possível o aumento indefinido na frequência de operação dos processadores, garantindo melhor desempenho naturalmente. Entretanto, nas últimas décadas, esse limite finalmente foi alcançado e foi possível verificar limitações físicas que impedem um avanço significativo nesta frequência de operação (1), dentre os quais pode-se destacar o princípio da incerteza de *Heisenberg*, ou mesmo a dissipação natural da potência em calor. Com isso, é possível destacar um crescente interesse na exploração do paralelismo para fins de ganho em desempenho computacional, a partir da exploração de cada vez mais núcleos de processamento na estratégia que ficou conhecida como *multi-cores*. Porém, principalmente a fim de garantir retro compatibilidade com famílias de processadores mais antigas, mantendo as mesmas estratégias de compilação, pouca evolução foi empregada em nível de arquitetura de computadores. Dessa forma, para explorar todo o potencial de paralelismo presente nas soluções computacionais atuais, é necessário grande conhecimento do programador sobre a implementação dessas estratégias, a fim de obter capacidades para ganho em desempenho que sejam realmente apreciáveis. A fim de reduzir a dependência do programador em extrair as capacidades de paralelismo do processador, diversos paradigmas de computação paralelas foram explorados desde o advento da computação. Dentre estas abordagens, uma que se destaca por sua simplicidade e capacidade de exploração de paralelismo, é o paradigma da computação dirigida por dados, segundo a qual as instruções presentes no programa que se deseja executar são ativadas a partir da disponibilidade de todos os recursos necessários para sua execução. Com isso, o paralelismo passa a se tornar intrínseco à arquitetura do processador. (2) Uma implementação desse paradigma que se destacou em sua época foi a Máquina Dataflow de Manchester (MDFM), um poderoso processador baseado no modelo dinâmico a fluxo de dados, e que foi tomado como a base de nosso estudo. Uma das principais características desta estratégia é a fina granularidade de seu conjunto de instruções, o que permite a exploração de uma quantidade significativa de paralelismo. (2) Entretanto, a estrutura da arquitetura necessita de uma grande quantidade de recursos para lidar com tamanho paralelismo. Dessa forma, este projeto procura aumentar a granularidade desta máquina, distribuindo as ações dos programas entre múltiplas instâncias da MDFM, no conceito conhecido como Multianel. (3) Com isso, buscamos descentralizar a execução dos programas, a fim de evitar sobrecarga de instruções nos recursos de cada anel da estrutura. Além disso, a partir dessa nova abordagem, é buscado o aumento indefinido na quantidade de unidades de processamento, em um sistema paralelo.

Palavras-chave: Arquiteturas da computadores. Fluxo de dados.

Referências:

- 1 MARKOV, I. L. Limits on fundamental limits to computation. **Nature**, v. 512, n. 7513, p. 147-154, Aug. 2014.
- 2 GURD, J. R. The Manchester dataflow machine. **Computer Physics Communications**, v. 37, n. 1-3, p. 49-62, July 1985.
- 3 BARAHONA, P. M. C. C.; GURD, J. R. Processor allocation in a multi-ring dataflow machine. **Journal of Parallel and Distributed Computing**, v. 3, n. 3, p. 305-327, Sept. 1986.