

CIRCUITO INTEGRADO DE UM TEMPORIZADOR CMOS

HATSUMURA, E. - Aluno da EESC-USP, Dep. Eng. Elétrica - S. Carlos - SP
IWASAKI, C. T. - Aluno da EESC-USP, Dep. Eng. Elétrica - S. Carlos - SP
VERONESE, P. R., Prof. da EESC-USP, Dep. Eng. Elétrica - S. Carlos - SP

Os temporizadores são circuitos eletrônicos extremamente versáteis e com um campo muito vasto de aplicações em eletrônica. Entre muitas aplicações destacam-se: temporização de precisão, geração de pulsos, temporização sequencial, geração de atrasos de tempo, modulação por largura de pulso, modulação por posição de pulso e geração de rampas lineares. Sua concepção circuital constitui-se basicamente de dois comparadores, um "flip-flop", duas tensões de referência e um estágio de saída. Suas funções podem ser controladas por apenas um capacitor e dois resistores externos.

O circuito na tecnologia CMOS possui as mesmas características básicas do equivalente em bipolar, mas com um consumo de energia da ordem de quinhentas vezes menor. Além disso pode trabalhar com tensões de alimentação mais baixas (menores que 3V) possibilitando-se seu uso em dispositivos portáteis alimentados à pilha. A metodologia usada é a do projeto e otimização dos circuitos internos através do dimensionamento adequado dos transistores visando baixo consumo e alta velocidade. A finalidade é apresentar um projeto completo desse C.I., utilizando-se o menor número possível de componentes e minimizando-se, portanto, a área de silício necessária para a integração. Os resultados são apresentados através de simulações computacionais.

SYSNO 08 33550

PROD - 003926

ACERVO EESC