

IWASAKI, C.T.-Aluno da EESC-USP, Dep.Eng.Elétrica-S.Carlos-SP
VERONESE, P.R.-Prof. da EESC-USP, Dep.Eng.Elétrica-S.Carlos-SP

Este trabalho apresenta um estudo comparativo de várias topologias integráveis de amplificadores operacionais CMOS, apresentados na literatura especializada. A finalidade é apresentar vantagens e desvantagens de uma topologia em relação à outra em função da aplicação que será dada ao circuito. São analisadas estruturas como OTA-C, FOLDED CASCODE, estruturas totalmente complementares em classe AB, etc.

A metodologia é a de cálculo, projeto e simulação computacional e os resultados apresentam dados comparativos de parâmetros tais como: consumo quiescente, ganho, resposta em frequência, "Slew-rate", faixa de tensões de alimentação, resistência de saída, etc.

SYSNO	<u>0833549</u>
PROD	<u>005926</u>
ACERVO EESC	